

BIOGRAPHY

PKG Tutorial 2025



서민석 연구소장
Camtek Korea

Biography

서민석 박사는 한국과학기술원 재료공학과에서 박사 학위 취득 후 SK하이닉스에서 20년 이상 RDL, Flip Chip, WLCSP, TSV 등의 Wafer Level Package기술과 제품을 개발 및 양산해 왔습니다. 현재 그는 Camtek Korea R&D센터의 연구소장입니다.

패키지 기술 관련 특허와 논문을 계속 발표해 왔으며, 학교와 기업체에서 반도체 패키지 기술에 대한 강의를 진행해 왔습니다. 그리고, '반도체 부가가치를 올리는 패키지와 테스트'라는 반도체 후공정 기술 서적의 저자입니다.

2003년 – 현재 SEMI Korea Technical Symposium Package 분과 위원

2024년 – 현재 Camtek Korea 연구소장

2002년 – 2024년 SK 하이닉스 PKG개발

2022년 KMEPS(Korea Micro Electronic Packaging Society) 기술상

2015년 – 2021년 Marcus Who's Who 세계 인명 사전 수록

2015년 SEMI 공로상 수상

2011년 – 2012년 뉴욕 Sematech 3D program 연구원 파견



2000년 – 2002년 하이닉스 SRAM & Flash 공정 개발

2000년 한국과학기술원 재료공학 박사 졸업

Abstract

5G, 자율주행, 클라우드 컴퓨팅 등 때문에 반도체에 대해 고속, 고용량, 저전력 특성의 요구가 더욱 더 커지고 있다. 지금까지는 이러한 요구를 반도체 공정의 스케일 다운을 통해서 만족시킬 수 있었지만, 최근 Chat GPT 등 인공 지능의 활용이 늘어나면서 데이터의 사용량은 급증하게 됨에 따라 반도체의 스케일 다운만으로는 이러한 요구 사항을 만족시키기 어렵고, 적층, 이종 접합 등의 첨단 반도체 패키지 기술이 필요하게 되었다. 본 과정에서는 웨이퍼 레벨 패키지(WLP, wafer level package), 적층(stack) 패키지, 시스템 인 패키지(SiP, System in Package) 등의 첨단 패키지 기술 트렌드에 대해서 심도 있게 고찰하려 한다. 특히 TSV 적층 기술과 웨이퍼 레벨 패키지 기술을 이용한 HBM(High Bandwidth Memory)의 의미와 공정을 이야기하고, HBM을 이용한 시스템 인 패키지 기술을 설명하려 한다. 그리고, 칩릿(Chiplet)을 이용한 시스템 인 패키지 기술의 필요성과 이를 위한 핵심 기술에 대해서도 정리하려 한다.